

Searching PAJ

1/2 ページ

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-138390

(43)Date of publication of application : 27.05.1997

(51)Int.Cl. 602F 1/1333  
602F 1/13  
602F 1/1335  
602F 1/1335  
602F 1/136  
609F 9/35  
609G 3/36

(21)Application number : 08-241936

(71)Applicant : CANON INC

(22)Date of filing : 12.09.1996

(72)Inventor : MIYAWAKI MAMORU

(30)Priority

Priority number : 07236859

Priority date : 14.09.1995

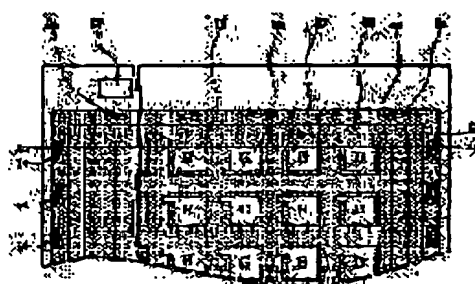
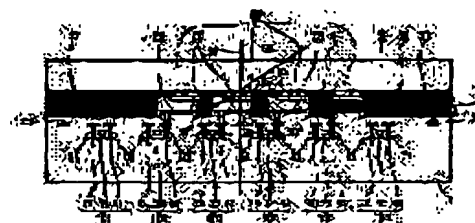
Priority country : JP

## (54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

**PROBLEM TO BE SOLVED:** To minimize the incidence of light on an active element and suppress a light leak down to an extremely small level by placing macromolecule scatter type liquid crystal in an area between pixel electrodes or in part of an outer peripheral area always in scatter mode by applying a voltage to a conductive layer.

**SOLUTION:** A video signal is sent from a signal line to a pixel electrode 52 through the source-drain wire 51 of a selected TFT. The conductive layer 53, on the other hand, is applied with a voltage which is nearly as high as the voltage applied to a common transparent electrode 61. The liquid crystal layer between pixels, at a dummy pixel part, and on a peripheral circuit enters scatter mode. Of light which is made incident on the pixel electrode 52 almost at right angles, light 64 which is made incident except on a black matrix and the conductive layer 53 is transmitted through the pixel electrode 52. Light which is made obliquely on a display panel normally causes color mixing, but the liquid crystal layer between the pixel electrodes 52, at the dummy pixel part, and on the peripheral circuit is in the scatter mode, and then light impinging on adjacent pixels is cut off.



## LEGAL STATUS

[Date of request for examination] 14.04.1999

[Date of sending the examiner's decision of rejection] 30.01.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

**Searching PAJ**

2/2 ページ

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-138390

(43) 公開日 平成9年(1997) 5月27日

(51) Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/1333		G 0 2 F	1/1333
	1/13			1/13
	1/1335	5 0 0		1/1335
		5 3 0		5 0 0
				5 3 0
	1/136	5 0 0		1/136
				5 0 0

審査請求 未請求 請求項の数15 O L (全 8 頁) 最終頁に続く

(21) 出願番号 特願平8-241936

(22) 出願日 平成8年(1996) 9月12日

(31) 優先権主張番号 特願平7-236859

(32) 優先日 平7(1995) 9月14日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 宮脇 守

東京都大田区下丸子3丁目30番2号キヤノ  
ン株式会社内

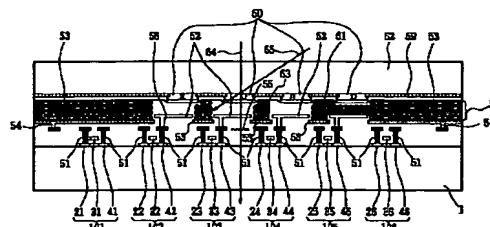
(74) 代理人 弁理士 丸島 儀一

(54) 【発明の名称】 液晶表示装置

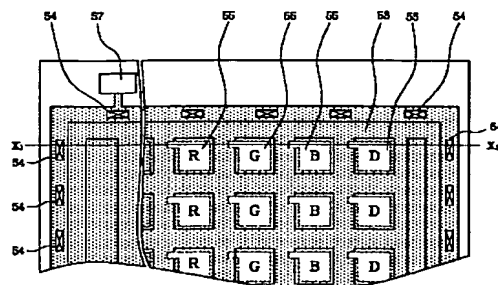
(57) 【要約】

【課題】 高精細、高輝度、コンパクト、低コスト、高コントラスト等全体的性能を高い次元で満足する液晶表示装置を提供する。

【解決手段】 画素電極52の下方に導電層53を配し、該導電層53に印加する電圧に応じて複数の画素電極52の間の領域の一部もしくは、前記画素電極を配した画像表示領域の外周領域の一部の高分子散乱型液晶の状態を常に散乱モードとする。



(a)



(b)

## 【特許請求の範囲】

【請求項 1】 複数の走査線と複数の信号線の交差部に  
 対応して複数の画素電極を配したマトリクス基板と、前  
 記画素電極に対向する位置に透明電極を配した対向基板  
 と、の間に高分子分散型液晶を挟持してなる液晶表示装  
 置において、

前記画素電極の下方に導電層を配し、該導電層に印加す  
 る電圧に応じて少なくとも前記複数の画素電極の間の領  
 域の一部もしくは、前記画素電極を配した画像表示領域  
 の外周領域の一部の前記高分子分散型液晶の状態を常に  
 散乱モードとするようにしたことを特徴とする液晶表示  
 装置。

【請求項 2】 前記導電層が遮光層として機能する請求  
 項 1 に記載の液晶表示装置。

【請求項 3】 前記画素電極にはスイッチング機能を有  
 するアクティブ素子が接続されている請求項 1 に記載の  
 液晶表示装置。

【請求項 4】 前記アクティブ素子が薄膜トランジスタ  
 である請求項 3 に記載の液晶表示装置。

【請求項 5】 前記薄膜トランジスタが、単結晶半導体  
 層を用いて構成されている請求項 4 に記載の液晶表示装  
 置。

【請求項 6】 前記アクティブ素子が単結晶 MOS トラ  
 ンジスタからなる請求項 3 に記載の液晶表示装置。

【請求項 7】 前記アクティブ素子は、n チャンネルと  
 p チャンネルの 2 種類の単結晶 MOS トランジスタから  
 なる請求項 6 に記載の液晶表示装置。

【請求項 8】 前記 n チャンネルと p チャンネルの 2 種  
 別の単結晶 MOS トランジスタは、トランスミッション  
 ゲートを構成する請求項 7 に記載の液晶表示装置。

【請求項 9】 前記単結晶 MOS トランジスタは、半導  
 体基板上に形成される請求項 6～8 のいずれか 1 項に記  
 載の液晶表示装置。

【請求項 10】 前記導電層は、前記マトリクス基板に  
 設けられた周辺駆動回路の上方にも設けられている請求  
 項 1 に記載の液晶表示装置。

【請求項 11】 前記対向基板に設けられた透明電極が  
 分割され、各々に異なる電圧を印加する手段が接続され  
 ている請求項 1 に記載の表示装置。

【請求項 12】 前記分割された透明電極は、前記画素  
 電極に対向する位置に設けられている請求項 11 に記載  
 の表示装置。

【請求項 13】 前記透明電極を前記画素電極の間に印  
 加する電界は、となり合う行どうして反転している請求  
 項 12 に記載の表示装置。

【請求項 14】 前記透明電極と前記画素電極の間に印  
 加する電界は、時間ごとに反転している請求項 12 また  
 は 13 に記載の表示装置。

【請求項 15】 少なくとも前記透明電極間もしくはそ  
 の周辺部には、別の電極があり、前記別の電極の直下の

液晶は常に散乱モードになるように設定されている請求  
 項 13 または 14 に記載の液晶表示装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、画像・文字等を表  
 示する装置、なかでも液晶を用いた表示装置に関する。

## 【0002】

【従来の技術】マルチメディア時代の到来により、近  
 年、増々画像・音声といった人間の感性により情報交換  
 を行うマンマシンインターフェースが重要になってい  
 る。こうしたなか、液晶表示装置は、薄型コンパクト、  
 省エネ等の理由からマルチメディア時代のディスプレイ  
 として、現在、さかんに研究開発がなされている。

【0003】液晶表示装置に主に用いられている液晶材  
 料には、TN (Twisted Nematic)、S  
 TN (Super Twisted Nema  
 tic)、FLC (Ferroelectric Li  
 quid Crystal) 等があるが、これらを用いた液  
 晶表示装置は、偏光特性を変調して光量変化を生じさ  
 せるものである。したがって、透過型でも反射型でも照  
 明光、液晶表示装置、そして観測者に至る光路において、  
 光は 2 回偏光板を通過する必要がある。この 2 回の通過  
 により、原理的には、50%、現状コントラスト特性の  
 高い偏光板を使用すると、30～40%に光量は低下す  
 る。さらに、液晶表示装置の開閉率等を考慮すると照  
 明光から観測者へ至る実効的光利用効率率は数%と極めて  
 低いものになってしまう。

## 【0004】

【発明が解決しようとする課題】こうしたなか、偏光板  
 を用いないプロジェクト用反射型液晶素子として、NC  
 AP (Nematic Curvilinear Al  
 igned Phase) を MOS チップで駆動するも  
 のが T. Nagata et. al; Technica  
 l Report IEICE [The Instit  
 ute of Electronics Inform  
 ation and Communication E  
 ngineers in Japan EID94-7  
 7, 94-101 (1994)] に開示されている。当  
 該文献には光リークの原因となる画素電極の間に入射  
 する光を遮蔽する遮光層をアクティブマトリクス基板に  
 配し、ライトバルブを構成した例が示されている。しか  
 しながらこのように遮光層を設けただけでは、十分満足  
 のゆくところまで光リークが押えられないのが実状であ  
 る。また、画像表示部の外周部に、周辺駆動回路を設け  
 たとき、周辺駆動回路部への光リークも問題になる。

【0005】本発明の目的は、上述した課題を解決した  
 液晶表示装置を提供することにある。本発明の別の目的  
 は、高精細、高輝度、コンパクト、低コスト、高コント  
 ラスト等全体的性能を高い次元で満足する液晶表示装置  
 を提供することにある。

## 【0006】

【課題を解決するための手段】本発明は、上述した課題を解決するための鋭意検討を行なってなされたものであり、下述する構成のものである。即ち、本発明の液晶表示装置は、複数の走査線と複数の信号線の交差部に対応して複数の画素電極を配したマトリクス基板と、前記画素電極に対向する位置に透明電極を配した対向基板と、の間に高分子分散型液晶を挟持してなる液晶表示装置において、前記画素電極の下方に導電層を配し、該導電層に印加する電圧に応じて少なくとも前記複数の画素電極

の間の一部もしくは、前記画素電極を配した画像表示領域の外周領域の領域の前記高分子分散型液晶の状態を散乱モードとするようにしたことを特徴とするものである。

【0007】本発明では、前記導電層が遮光層として機能するといいい。また、前記画素電極にはスイッチング機能を有するアクティブ素子が接続されているといいい。

【0008】ここで、前記アクティブ素子が薄膜トランジスタでてもいい。また、前記薄膜トランジスタが、

単結晶半導体層を用いて構成されているといいい。  
【0009】また、前記アクティブ素子が単結晶MOSトランジスタからなってもいい。このとき、単結晶MOSトランジスタがnチャンネルとpチャンネルの2種類の単結晶MOSトランジスタからなるといい。また、前記nチャンネルとpチャンネルの2種類の単結晶MOSトランジスタは、トランスミッションゲートを構成するといいい。また、前記単結晶MOSトランジスタは、半導体基板上に形成されるといい。

【0010】また、前記導電層は、前記マトリクス基板に設けられた周辺駆動回路の上方にも設けられているといいい。

【0011】また、前記対向基板に設けられた透明電極が分割され、各々に異なる電圧を印加する手段が接続されているといいい。このとき、また、前記分割された透明電極は、前記画素電極に対向する位置に設けられているといいい。また、前記透明電極を前記画素電極の間に印加する電界は、となり合う行どうして反転しているといいい。また、前記透明電極と前記画素電極の間に印加する電界は、時間ごとに反転しているといいい。また、少なくとも前記透明電極間もしくはその周辺部には、別の電極があり、前記別の電極の直下の液晶は常に散乱モードになるように設定されている。

【0012】本発明の液晶表示装置においては、導電層に電圧を印加することで複数の画素電極の間の領域の高分子分散モードとすることで、アクティブ素子への光入射が最小に抑えられ、光リークは実質的にないか若しくは極めて小さいレベルに抑えられる。これにより本発明の液晶表示装置は、高精細、高輝度、高コントラストを実現し得る優れたものとなる。

## 【0013】

【発明の実施の形態】本発明の液晶表示装置の1例について図1(a)、図1(b)を参照して説明する。図1(a)は、図1(b)に示される液晶表示装置(パネル)の表示面を、 $X_1 - X_1'$ で切断した断面図である。

【0014】図1において、1は、画素電極52をマトリクス状に配したマトリクス基板である。通常基板1には、石英やガラス等の透明基板が用いられる。62は、対向基板であり、対向基板62上には画素電極52に対向して透明電極61が配されている。マトリクス基板1と、対向基板62の間には、これらに挟まれて高分子分散型液晶が配されている。101、102、103、104、105及び106は、マトリクス基板1上に形成された薄膜トランジスタ(以下、「TFT:Thin Film Transistor」ともいう。)であり、これら薄膜トランジスタは、ソース21、22、23、24、25及び26、ドレイン41、42、43、44、45及び46、ゲート31、32、33、34、35及び36により構成されている。薄膜トランジスタ101、106は、パネル駆動用の周辺回路を構成するものである。薄膜トランジスタ102、103及び104は、表示用画素に対応した画素スイッチング用の薄膜トランジスタであり、それぞれは、対向基板62上のカラーフィルタ60(R、G、B)に対応している。表示領域のTFTを構成するゲート32、33、34は、不図示の走査線に接続され、走査線と、ソースに接続された信号線とは、交差し、交差部に対応して画素電極52が設けられている。薄膜トランジスタ105は、表示領域の周辺に設けられたもので表示領域の薄膜トランジスタと同等の構造を有するダミー画素用TFTである。51は、薄膜トランジスタのソース、ドレイン上部に設けられた金属配線層で表示領域(ダミー領域も含む)のソースには信号線が、ドレインには各々画素電極52が接続されている。

【0015】53は、金属配線層51の上方且つ、画素電極52の下方に配された導電層で遮光層として機能するものである。図1(b)より理解されるように、導電層53は、実際の表示領域となる各画素の開口部55及び金属配線層51と画素電極52とを接続するスルーホール部56を除いて全面おおうように配されている。

【0016】遮光層として機能する導電層53は、パネル周辺部で上述とは異なるスルーホール54を介して金属配線層に接続され、該金属配線層は、導電層53を所望の電位にためたパッド57を介して電源と接続されている。59は対向基板62上に配されたブラックマトリックスであり、これには通常Cr等が用いられる。

【0017】ここで、理解しやすいように、高分子分散型液晶の特性を電圧が印加されていない時、散乱モード、電圧が印加されるにつれ透明モードへ変わるノーマリーOFF型として説明する。通常この種の液晶は、こ

のような特性を有する。

【0018】信号線からビデオ信号は選択されたTFTのソース・ドレインを介して画素電極に送られる。TFTのゲートをOFFした後、遮光導電層53と画素電極52とがオーバーラップしている部分で構成される保持容量により信号電圧が保持される。

【0019】一方、遮光導電層には、共通透明電極61に印加する電圧とほぼ同等の電圧を印加しておく。これにより、図1(a)の63に示す如く、画素間は、液晶層が散乱モードとなる。又、ダミー画素の画素電極

(D)にも、同一の信号を書き込むことによりダミー画素上、又、周辺回路上の液晶層も散乱モードとなる。

【0020】これにより照明光で画素電極に垂直に近い角度で入射した光のうち、ブラックマトリックス及び、遮光導電層部以外に入射した光64は画素電極を通過する。一方、表示パネルに斜めに入射した光は通常混色をもたらす。たとえば、Gのカラーフィルタを通過した光が隣接したRの電極により変調した液晶層等を通過するためである。しかしながら、本発明の構造では画素電極と画素電極とのすき間、ダミー画素部、周辺回路上部の液晶層は散乱モードとなっており、隣接画素に混入する斜め光を図1(a)の65に示すように切断できる。これにより、高コントラスト、良好な色再現性をもつ表示装置が実現できる。又、本発明の構造では、偏光板が不要なため、高輝度な表示を得られる。

【0021】さらに、遮光メタル層、ダミー画素部の液晶層には、電圧が印加されない構造になっており、焼きつき、不良等も信頼性をそこなう問題も生じないという利点を有する。本発明の液晶表示装置は、透過型、反射型のいずれの形態をも採用し得る。

#### 【0022】

##### 【実施例】

(実施例1) 反射型液晶表示装置の例を示す。図2は、本発明を反射型液晶表示装置に適用した1例を示す模式図である。図2に示した液晶表示装置においては、半導体基板71上にトランジスタ202、遮光導電層53、画素反射電極81等が形成されてアクティブマトリクス基板を構成し、このアクティブマトリクス基板と対向する透明共通電極61を配した対向基板62とアクティブマトリクス基板との間に高分子分散型液晶58を配して液晶表示装置が構成されている。71は、半導体基板であり、本例ではn型を用いているが、p型基板を採用することもできる。72は、Pウエル、73は、フィールド酸化膜、74は、Pウエル電位を設定するためのp<sup>+</sup>高濃度層である。75、76、77は半導体層に単結晶Siを用いたMOSFET201のソース、ゲート、ドレインであり、MOSFET201は、表示パネルの周辺回路を構成している。

【0023】図2にはn型MOSFET構成を図示したが、P型でも良く、MOSFET以外に、npn、pn

pバイポーラトランジスタを採用することもできる。

【0024】78、79、80は、画素スイッチ手段を構成する薄膜トランジスタ202のソース、ゲートドレインで、ソースは信号線へ、ゲートは、走査線にそれぞれ接続されている。

【0025】51は、ソース、ドレインに接続された金属配線であり、画素反射電極81は、金属配線51を介してドレイン80に接続されている。本例では、画素スイッチにTFTを用いたが、周辺回路を構成するMOSFETを用いることもできる。画素反射電極81には、平坦性、高反射率を有するものが適している。平坦性を向上させるため、CMP (Chemical Mechanical Polishing) 処理を下地絶縁層反射電極に施すことが望ましい。対向基板62の表面には、図2の82に示す如く、凹凸をつけ、対向基板表面からの正反射成分をCutする工夫がなされている。83は、対向基板62の反射側の表面に形成された反射防止膜である。図2に示す如く、画素と画素との境界部に入射した光84は、境界部では遮光導電層への印加電位により、液晶層が散乱モードとなっているため85に示す如く、散乱する。

【0026】一方、画素部に入射した光86は、所望の変調をうけ88に示す如く正反射する。

【0027】以上説明したように、画素部に境界部には、反射型液晶表示パネルではブラックマトリックスのような遮光層はあまり有効でなく、本例のような液晶層にて光を散乱させる方が有効である。なぜなら、ブラックマトリックスを設けても、ブラックマトリックス表面からの正反射成分がどうしても存在し、ノイズ光になるからである。又、ダミー画素部、周辺回路部も同様となっていることは、言うまでもない。

【0028】本例の構成により、高コントラスト、良好な色再現性が得られ反射電極により、その実効的光利用効率が上昇し、高輝度化が図れる。さらに、半導体基板上にトランジスタを形成し、それにより駆動するため、小ピッチにしかも、高駆動能力の回路を構成できる。したがって、小型でかつ高精細対応パネルが実現できた。

【0029】(実施例2) 図1及び図2を用いて説明した上述の例では、導電性遮光層に一定電圧を印加したが、本例では、時間的に印加する電圧を変化させる例を示す。

【0030】フリッカー防止のため、画素信号には通常1Hごと、反転した信号を印加する。したがって、周辺駆動回路は、液晶層に印加する電圧の約2倍の振幅で駆動できる回路系が必要となる。

【0031】そこで、本例では、対向基板及び導電性遮光層を1Hごとに分割し、画素信号を反転せず、対向基板と導電性遮光層を反転駆動した。遮光層の電圧が影響する液晶層の対向基板は遮光層と同電位となっている。これにより、周辺回路に要求される耐圧は約半分とな

り、より微細構造のものを用いることができる。

【0032】(実施例3)図3を用いて説明する。図3については、図2に示した部位と同一の部位には同じ番号を付したので、同一部位についての説明は、ここでは省略する。

【0033】本例の液晶表示装置は、実施例2に示したものと同様に、対向基板側の電圧を反転駆動し、周辺回路の駆動電位を約半分にするものである。

【0034】図3において、90は、導電性遮光層53と、反転信号を印加する対向基板の透明電極の間に設けられた透明電極91に電圧 $V_{COM}$ を印加する端子、92～95は、反転信号を印加するそれぞれの端子で図においては、これらの端子は、それぞれ独立して設けられているが、これらの端子は、半導体基板側に設けられた走査回路の出力と接続する構成が望ましい。そして、端子92～95につながった対向基板上の透明電極と画素反射電極81との間に印加する電界を時間的に反転させる。このとき、となりあう行の画素同志の電界極性を反転させてもいい。

【0035】図2に示したのと同様に各画素反射電極と対向する透明電極には反転電圧が、各画素反射電極との境界および周辺回路上に対向する位置には、 $V_{COM}$ が印加される構成になっている。これにより、画素電極以外の液晶層は、散乱モードとなり、本発明の効果が得られる。又、半導体基板側の導電性遮光層の電位を反転電圧にする必要もなく構成が容易となっている。

【0036】実施例2及び3では、反転周期を1Hを例にとり説明したが、この周辺回路の構造は、これに限定されるものではない。

【0037】(実施例4)図4を用いて説明する。図4に示した表示装置は、図1～図3に示した液晶表示装置を用いて構成したものの模式図である。図4において、101は、液晶パネル駆動及び光源コントロール用ボード、102は光源電源ユニット、103、光源、104は、非球面ミラー、105は、色分解用プリズム、106は、本発明の液晶パネル、107はマイクロミラー、108はアパーチャー、109は、自由曲面プリズム、光学系、110は、スクリーンである。

【0038】光源103から出た光束111は、非球面ミラー104で集光しマイクロミラー107に結像する。マイクロミラーからの反射光は色分解プリズム105でR、G、Bに分解され、パネル106に平行光となって入射する。すなわち、レンズ118は、テレセントリック系に配置されている。

【0039】表示用信号に応じて変調された反射光115がレンズ118に再び入射すると、暗表示光のみ108のアパーチャーを通りぬけ、自由曲面プリズム109に入射する。この自由曲面プリズム光学系を用いることにより従来より薄型で、収差の少ない像を、スクリーン110に結像できる。

【0040】これにより、リア型フロント型プロジェクション表示装置を高解像度、高輝度、低コスト、小型で高コントラストできた。

【0041】これらの表示装置は、家庭用TVだけでなく、コンピュータ用モニター、カーナビ用表示装置、TV会議システム、飛行機等の各種表示パネル3次元映像ゲーム機器等、さまざまな用途に応用可能である。

【0042】(実施例5)図5及び図6を用いて本発明の液晶表示装置をメガネ型ディスプレイに応用した例について説明する。

【0043】まず図6をもとにして、本例で用いた表示光学系を説明する。4は図1乃至図3を用いて説明した液晶表示装置で構成される。この表示装置には、光源、ビームスプリッター、シュリーレン光学系、表示パネルが含まれるが、ここでは、これらユニットを4として示している。3aは表示手段1からの光を観察者の目へ導光させるための第1の光学部材、3bは第2の光学部材である。表示手段4からの光はまず第1の光学部材3aへ入射し、次に第1の光学部材の目側の全反射面1にて全反射されハーフミラーで構成される観察者凹面を向けた凹面ミラー2にて反射され先の全反射面2aを透過して目へ導かれるようになっている。

【0044】この様子を図5に示す。図5(A)は頭部、(B)は側頭部からみた光路図を各々示す。

【0045】このように観察者は表示手段4の映像が外の風景にスーパーインポーズされて確認することが可能となる。本例ではスーパーインポーズ装置として示しているが単なる映像表示をみるだけの装置としてもよい。尚この凹面ミラーは鏡となる。

【0046】本例では光学系の厚さが10mm～15mm程度で極めて薄い小型の表示装置を達成している。又、視野面角が水平方向で±16.8°程、垂直方向で±11.4°程と広角視野を達成している。

【0047】そしてこのような小型化、そして広角化を図り、良好に光学性能を図れたことの要因として本例では観察者側の面を全反射面そして透過面として利用したこと、又、凹面ミラー2bを目の光軸に対してかなり偏心させたことがあげられるが、これに加えて全反射面を曲面、特にアジマス角度により光学的パワーの異なる曲面としたこと、あるいはこの凹面ミラー2にアジマス角度により光学的パワーを与えたことの各々の要素が大きく寄与している。

【0048】特に凹面ミラー2にアジマス角度により光学的パワーを与えたことで、凹面ミラー自体が偏心していることにより発生する偏心収差を十分に取り除くようにすることを可能とした。又、全反射面も同様に曲面を与えることで凹面ミラーで発生する収差を補正するようにしている。

【0049】(実施例6)実施例6は、反射型の液晶パネルにおいて、各画素のスイッチを単結晶のnチャンネル

ルMOSFETとpチャンネルMOSFETとからなるトランSMISSIONゲートの構成とする。ただし、nチャンネルMOSFETの下部のみp型のウェル領域に埋め、pチャンネルMOSFETはn型のウェル領域に埋める構造にする。基板にはp型基板を用いる。

【0050】図7は、実施例6の液晶パネルの断面図である。図中、20は反射防止膜、723はnチャンネルMOSFET、724はpチャンネルMOSFET、53は遮光層、52は画素電極、717はp型の高濃度不純物領域、731はn型の高濃度不純物領域、702はp型のウェル領域である。また、701はp型基板、772は、画像表示部の電源電位が印加されるn型ウェル領域、773は周辺駆動回路の電源電位が印加されるn型ウェル領域である。以前と同じ符号は以前と同じ部品を表すので、説明を省略する。

【0051】実施例6は、p型基板を用いるので基板電位が電源の最低電位にセットされる。この場合、パネルの基準電位は通常、接地電位で安定しており、パネルを固定する治具に対する対応（電源ショート、リーク防止、絶縁材など）が極めて楽になる。また、p型基板に分離して基けたn型のウェル領域772と773に異なる電位を印加することが可能となる。このため、画像表示部は20～35V系、周辺駆動回路は1V～5V系という構成が可能になる。

【0052】さらに、画像表示部にp型のウェル領域702とn型のウェル領域772を設けるツインウェル構造にすることにより、トランジスタのしきい値の安定、耐圧の向上がはかれ、自由度が広がる。さらに、スイッチであるMOSFETが単結晶であるので、高速動作に十分対応できる。

【0053】また、光のもれによるキャリアの発生による電位の変動や、隣接する画素などによる電位の変動などを受けることがなく、安定した表示特性が実現できる。また、表示領域のスイッチが単結晶からなるMOSFETであるトランSMISSIONゲート構成であるので、各FETの $V_{th}$ （しきい値）の影響を直接受けな

い。よって、画面周囲でのコントラストの低下もなく、温度などの環境変化から影響が少なく、高精細な表示ができる。

#### 【0054】

【発明の効果】本発明の液晶表示装置は、導電層に電圧を印加することで複数の画素電極の間の領域または外周部の高分子散乱モードとすることで、アクティブ素子への光入射が最小に抑えられ、光リークは実質的にないか若しくは極めて小さいレベルに抑えられる。これにより高コントラスト、良好な色再現性をもつ表示装置が実現できる。又、本発明の液晶表示装置は、偏光板が不要となるため、高輝度な表示が得られる。

#### 【図面の簡単な説明】

【図1】本発明の液晶表示装置の1例を示す模式図である。

【図2】本発明の液晶表示装置の1例を示す模式図である。

【図3】本発明の液晶表示装置の1例を示す模式図である。

【図4】本発明の液晶表示装置を用いた表示装置の1例を示す模式図である。

【図5】本発明の液晶表示装置をメガネ型ディスプレイに応用した例を示す模式図である。

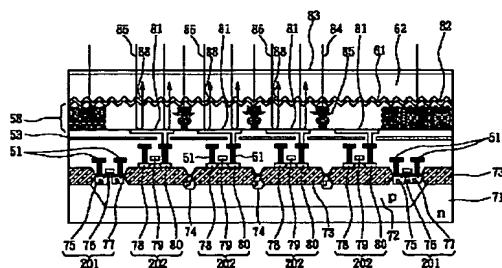
【図6】本発明の液晶表示装置を配した光学系を示す模式図である。

【図7】本発明の実施例6の液晶表示装置の断面図である。

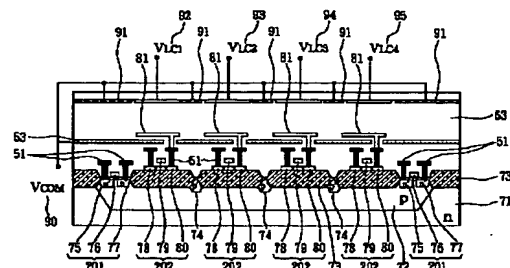
#### 【符号の説明】

- |                        |            |
|------------------------|------------|
| 1                      | 基板         |
| 21, 22, 23, 24, 25, 26 | ソース        |
| 31, 32, 33, 34, 35, 36 | ゲート        |
| 41, 42, 43, 44, 45, 46 | ドレイン       |
| 51                     | ソース・ドレイン配線 |
| 53                     | 導電層        |
| 54, 56                 | スルーホール     |
| 55                     | 開口部        |

【図2】



【図3】







(51) Int. Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 F 9/35	3 0 5		G 0 9 F 9/35	3 0 5
G 0 9 G 3/36			G 0 9 G 3/36	